

# (19)대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. 6  
G02F 1/136

(11) 공개번호 특2000-0022726  
(43) 공개일자 2000년04월25일

(21) 출원번호 10-1999-0033576  
(22) 출원일자 1999년08월16일

(30) 우선권주장 1998-2659801998년09월21일일본(JP)  
(71) 출원인 가부시키가이샤 아드반스트 디스플레이 히로 산쥬  
일본국 구마모토켄 기쿠치군 니시고오시마찌 미요시 997반지  
(72) 발명자 나카야마아키오  
일본국구마모토켄기쿠치군니시고오시마찌미요시997반지가부시키가이샤아드반스트디스플레이내  
누마노요시노리  
일본국구마모토켄기쿠치군니시고오시마찌미요시997반지가부시키가이샤아드반스트디스플레이내  
(74) 대리인 백남기

심사청구 : 있음

## (54) 액정표시장치 및 그 제조방법

### 요약

매트릭스형 표시장치에 사용되는 박막트랜지스터 어레이기판을 구비한 액정표시장치 및 그 제조방법에 관한 것으로서, 기생용량 Cdp의 증가가 거의 없고 크로스토크가 작아 표시품질이 양호하고, 개구율이 높으며 휘도가 높은 TFT-LCD를 실현하고, 양품률이 높은 액정표시장치 및 그의 제조방법을 제공하기 위해, 절연기판상에 일정 간격을 두고 배치된 여러개의 게이트배선, 게이트배선과 교차하는 여러개의 소스배선 및 게이트배선과 소스배선의 교차부에 마련된 박막트랜지스터를 포함하고, 박막트랜지스터를 구성하는 드레인전극에 접속된 화소전극 및 화소전극과의 사이에 절연막을 끼우는 것에 의해 유지용량을 형성하는 유지용량 전극선을 갖는 매트릭스형 표시장치용의 박막트랜지스터 어레이기판에 있어서, 유지용량 전극선은 소스배선의 상부에 중첩하도록 배치형성되는 구성으로 하였다.

이것에 의해, 소스배선과 화소전극 사이에 발생하는 기생용량을 작게 저감할 수 있어 크로스토크를 개선할 수 있음과 동시에, 또 평면구조를 본 경우에 소스배선과 화소전극의 거리를 작게 할 수 있기 때문에 개구율을 향상시키는 것이 가능하다는 효과가 얻어진다.

### 대표도

도1

### 색인어

액정표시장치, 절연기판, 화소전극, 어레이기판, 유지용량배선

### 명세서

#### 도면의 간단한 설명

도 1은 본 발명의 실시예 1의 액정표시장치의 평면도,  
도 2는 본 발명의 실시예 1의 액정표시장치의 제조공정도,  
도 3은 본 발명의 실시예 1의 액정표시장치의 제조공정도,  
도 4는 본 발명의 실시예 1의 액정표시장치의 제조공정도,  
도 5는 본 발명의 실시예 1의 액정표시장치의 제조공정도,  
도 6은 본 발명의 실시예 1의 액정표시장치의 제조공정도,  
도 7은 본 발명의 실시예 1의 액정표시장치의 제조공정도,

도 8은 본 발명의 실시예 1의 액정표시장치의 단면구조도,  
 도 9는 본 발명의 실시예 2의 액정표시장치의 평면도,  
 도 10은 본 발명의 실시예 3에 의한 액정표시장치의 화소를 도시한 평면도,  
 도 11은 본 발명의 실시예 3에 의한 액정표시장치의 화소의 Cs배선의 절단개소를 도시한 평면도,  
 도 12는 본 발명의 실시예 3에 의한 액정표시장치의 화소의 Cs배선을 절단했을 때의 신호의 흐름을 도시한 모식도,  
 도 13은 본 발명의 실시예 3에 의한 어레이기판의 제조방법을 도시한 단면도,  
 도 14는 기본적인 액정표시장치의 구성도,  
 도 15는 종래 기술에 의한 액정표시장치의 평면도,  
 도 16은 종래 기술에 의한 액정표시장치의 단면구성도,  
 도 17은 종래 기술에 의한 액정표시장치의 제조공정도,  
 도 18은 종래 기술에 의한 액정표시장치의 제조공정도,  
 도 19는 종래 기술에 의한 액정표시장치의 화소를 도시한 평면도,  
 도 20은 종래 기술에 의한 액정표시장치의 화소의 Cs배선을 절단했을 때의 신호의 흐름을 도시한 모식도.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 매트릭스형 표시장치에 사용되는 박막트랜지스터 어레이기판을 구비한 액정표시장치 및 그 제조방법에 관한 것이다.

매트릭스형 표시장치는 통상 박막트랜지스터(이하, TFT라 한다)등이 마련된 박막트랜지스터 어레이기판(이하, TFT어레이기판이라 한다)과 컬러필터 및 블랙매트릭스 등이 마련된 대향기판을 구성하는 2개의 기판 사이에 액정 등의 표시재료가 끼워유지되고, 이 표시재료에 선택적으로 전압이 인가되도록 구성되어 있다.

TFT어레이기판에 있어서는 도 14의 등가회로에 도시한 바와 같이 화소를 매트릭스형상으로 배치한다.

도 14에 있어서, G1, G2, G3은 주사신호선(이하, 게이트배선이라 한다), S1, S2, S3은 영상신호선(이하, 소스배선이라 한다), Cs1, Cs2, Cs3은 유지용량형성용의 유지용량 전극선(이하, Cs배선이라 한다)을 나타내고 있다.

그밖에, (1a)~(1i)는 TFT로서, TFT를 스위칭소자로 해서 화소전극으로의 전하의 충방전을 제어한다. 또, (2a)~(2i)는 유지용량(이하, Cs용량이라 한다)으로서, 화소전극과 Cs배선 사이에 절연막을 형성해서 제작한다. 화소전극은 ITO 등의 투명전극으로 형성하고 대향전극과의 사이에 액정을 끼워유지하여 (3a)~(3i)로 나타낸 액정용량C1c를 형성한다. 또, (4a)~(4i)는 소스배선과 화소전극 사이에 기생적으로 형성되는 기생용량Cdp이다. TFT의 온(ON)과 오프(OFF)는 게이트배선을 게이트전극으로서 실시한다.

화소전극은 TFT를 거쳐서 소스배선과 접속되고 소스배선의 신호레벨의 대소에 따라 화소전극에 충전되는 전하량이 변화하여 화소전극의 전위가 설정된다. 화소전극과 대향전극 사이의 전압에 따라 액정의 변위량이 변화되고 이면으로 부터의 투과광량을 변화시킨다. 따라서, 소스배선의 신호레벨을 제어하는 것에 의해, 광학적 신호변화를 억제하여 영상으로서 표시한다.

영상의 품질을 향상시키기 위해서는 게이트배선등의 신호레벨의 변화에 의한 화소전위의 변동을 가능한한 작게 할 필요가 있고, 화소전극에 Cs용량(2a)~(2i)를 마련하여 화소의 총용량을 크게 하고 있다. Cs용량(2a)~(2i)는 대향전극과 동일전위의 Cs배선 Cs1~Cs3과 화소전극 사이에 절연막을 마련하여 형성한다.

다음에, 종래의 TFT어레이기판에 있어서의 화소레이아웃을 도 15에 도시한다. 또, 도 15의 A-A로 나타낸 영역을 화살표방향에서 본 경우의 단면도를 도 16에 도시한다. 또, 도 17 및 도 18을 사용해서 종래의 화소부의 형성방법을 A-A영역의 단면도를 예로 들어 설명한다.

도 15에 있어서는 (102)는 게이트배선, (104)는 반도체박막, (107)은 소스배선, (108)은 소스전극, (109)는 드레인전극, (111)은 Cs배선, (114)는 화소전극을 각각 나타내고 있다.

또, 도 16에 있어서, (101)은 유리기판, (103)은 게이트절연막, (105)는 i층(도프되지 않은 비정질실리콘(nondoped amorphous silicon) 등에 의해 구성되는 반도체층이다), (106)은 n층(예를 들면 n형 불순물을 포함하는 비정질실리콘 등에 의해 구성되는 반도체층이다), (113)은 절연막을 각각 나타내고, 이미 설명을 위해 사용한 부호와 동일부호는 동일 또는 상당부분을 나타내는 것이다.

다음에, 도 17 및 도 18을 사용해서 도 16에 도시한 단면구조의 매트릭스형 표시장치의 제조공정에 대해서 설명한다.

우선, 도 17의 (a)에 도시한 바와 같이 유리기판(101)상에 게이트전극(102)로 되는 금속막(102a)을 형성하고, 도 17의 (b)에 도시한 바와 같이 게이트전극(102)에 상당하는 평면형상을 갖는 레지스트패턴(110a)을 형성하고, 이것을 에칭마스크로 하여 금속막(102a)에 대해 에칭을 실행하여 게이트전극(102)을 얻고, 그 후 레지스트패턴(110a)을 제거한다.

다음에, 도 17의 (c)에 도시한 바와 같이 게이트 절연막(103), i층(105), n층(106)을 순차 적층하고, 도 17의 (d)에 도시한 바와 같이 i층(105) 및 n층(106)을 남기는 영역상에 레지스트패턴(110b)을 형성하고, 이것을 에칭마스크로 하여 n층(106), i층(105)를 순차 에칭하고 레지스트패턴(110b)을 제거한다.

그 후, 도 17의 (e)에 도시한 바와 같이 화소전극(114)로 되는 ITO박막(114a)을 적층하고, 도 18의 (a)에 도시한 바와 같이 화소전극(114)에 상당하는 형상으로 패터닝된 레지스트패턴(110c)을 에칭마스크로 해서 ITO박막(114a)을 에칭하여 화소전극(114)을 얻고, 그 후 레지스트패턴(110c)을 제거한다.

다음에, 도 18의 (b)에 도시한 바와 같이 소스배선(107), 소스전극(108), 드레인전극(109)로 되는 금속막(112a)을 적층하고, 도 18의 (c)에 도시한 바와 같이 소스배선(107), 소스전극(108), 드레인전극(109)로서 필요하게 되는 영역에 상당하는 레지스트패턴(110d)을 패터닝하고, 이것을 에칭마스크로 해서 금속막(112a)을 에칭하고, 또 n층(106), i층(105)의 일부도 선택적으로 에칭하고, 그 후 레지스트패턴(110d)을 제거하여 절연막(113)을 형성하는 것에 의해 도 16에 도시한 단면구조의 종래의 매트릭스형 표시장치를 얻을 수 있다.

다음에, 종래의 TFT의 구조와 기능에 대해서 예를 사용해서 설명한다. 이미 설명에 사용한 도 16에 있어서, 화소전극(114)에 전하를 충전하는 경우, 소스전극(108)에는 9V정도의 전압을 인가하고, 게이트전극(102)에는 20V전후의 정 전압을 인가하는 것에 의해, TFT는 온상태로 되고, 드레인전극(109) 및 화소전극(114)은 9V 근방으로까지 충전된다.

그 후, 화소전극(114)의 전위가 충분히 상승한 시점에서 게이트전극(102)에는 5V정도의 부의 전압을 인가하고 TFT를 오프시켜 화소에 전하를 감금한다.

종래의 화소구조에서는 상술한 바와같이 화소전극(114)은 TFT를 거쳐서 소스배선(107)과 접속되고, 소스배선(107)의 신호레벨의 대소에 따라 화소전극(114)의 전위가 설정된다. 화소전극(114)과 대향전극 사이의 전압에 따라서 액정의 변위량이 변화되고 이면으로 부터의 투과광량을 변화시킨다.

따라서, 소스배선(107)의 신호레벨을 제어하는 것에 의해, 광학적 신호변화를 제어하여 영상으로서 표시하고 있다.

액정표시장치의 최대 밝기는 상기 화소에 있어서의 광의 투과율에 의해 결정되고, 투과율은 광이 투과하는 부분의 면적 즉 화소에 있어서의 개구부의 면적이 클수록 높아진다. 고휘도의 액정표시장치를 얻기 위해서는 화소전체의 면적에 있어서 차지하는 개구부의 면적(이하, 개구율이라 한다)을 크게 할 필요가 있다.

개구율을 증대시키는 방법의 하나로서 도 15에 있어서의 화소전극(114)과 소스배선(107)의 거리를 작게 하는 방법이 있다. 그러나, 화소전극(114)과 소스배선(107)의 거리를 작게 하면, 도 14에 있어서의 소스배선(107)과 화소전극(114) 사이에 생기는 기생용량 Cdp가 증대해 버린다.

통상 소스신호가 변화한 경우에 기생용량 Cdp를 거쳐서 화소전위가 변화하지만, 화소전위의 변화량은 기생용량Cdp가 클수록, 또 소스신호의 변화량이 클수록 커진다. 기생용량Cdp가 커지면 크로스토크(누화)의 문제가 발생한다. 이 크로스토크에 대해서 도 14를 참조하여 설명하면, 화소(액정용량(3a))에 라이트하는 경우에만 소스신호의 진폭을 크게 하고 다른 화소(액정용량(3b)~(3i))에 라이트하는 경우에는 소스신호의 진폭을 작게 할 때, 소스배선S1상의 액정용량(3d), (3g)를 갖는 화소의 전위가 액정용량(3a)를 갖는 화소에 데이터를 라이트하는 경우의 큰 소스신호 진폭에 의해 변화하여 인접하는 액정용량(3e), (3h)를 갖는 화소와 다른 화소전위로 되어 버린다는 현상이다.

이 크로스토크에 의해, 액정용량(3a)를 갖는 화소 이외에는 본래 동일한 표시데이터로서 동일한 휘도이어야 하지만 소스배선S1상의 화소와 S2, S3상의 화소에서는 휘도에 차가 발생한다. 즉, 화소전극(114)과 소스배선(107) 사이의 거리를 작게 하면 크로스토크가 발생하기 때문에, 화소전극과 소스배선 사이의 거리는 임의의 일정값 이상 취할 필요가 있어 액정표시장치의 개구율을 향상시킬 수 없다는 문제가 있었다.

또, 종래 기술을 기재한 문헌의 하나로 일본국 특허공개공보 평성3-288824호가 있다. 이 문헌에는 Cs배선에 상당하는 배선과 화소전극이 일부 중첩하는 구조의 액정표시장치가 개시되어 있다.

### **발명이 이루고자하는 기술적 과제**

이상, 설명한 바와 같이 종래의 TFT어레이기판에 있어서의 화소구조에서는 개구율을 향상시키고자 해서 화소전극과 소스배선의 거

리를 작게 하면 기생용량 Cdp가 증가하여 크로스토크가 발생한다는 구조적인 문제가 있었다.

또, 종래의 액티브 매트릭스형의 액정표시장치의 어레이기판은 절연성 기판상에 행방향으로 여러개의 게이트배선 및 열방향으로 여러개의 소스배선이 배열형성되고, 게이트배선 및 소스배선의 교차위치에 TFT 및 이것에 접속되는 화소전극으로 이루어지는 1화소가 형성되고, 그 위에 배향막이 형성되어 있다.

한편, 액정을 사이에 유지하기 위한 다른 한쪽의 기판인 대향기판은 절연성기판상에 공통전극이 형성되고, 그 위에 배향막이 형성되어 있다. 어레이기판과 대향기판을 화소전극 및 공통전극이 형성되어 있는 면을 대치시키고 양기판의 간극에 액정조성물을 끼워유지시키고 있다. 통상, 어레이기판측과 대향기판측에서는 90도 어긋난 방향으로 배향막을 배향처리하고 있으므로, 액정분자가 두께방향으로 90도 뒤를러 나열되는 TN액정이 사용되고 있다.

도 19는 예를 들면 일본국 특허공개공보 평성6-308533호에 기재된 종래의 다른 TN형 액정표시장치의 화소를 도시한 평면도이다.

도면에 있어서, (201)은 소스배선, (202)는 소스배선(201)과 교차하도록 배치된 게이트배선, (203)은 Cs용량을 형성하는 Cs배선으로서 게이트배선(202)와 동일공정에 의해 형성되어 있다. (204)는 TFT의 채널을 형성하는 반도체층, (205)는 화소전극, (206)은 TFT의 드레인전극으로서 화소전극(205)에 접속되어 있다. 반도체층(204), 소스배선(201), 게이트배선(202), 드레인전극(206)에 의해 TFT를 형성한다.

도 20은 종래의 액정표시장치의 화소의 Cs배선을 절단했을 때의 신호의 흐름을 도시한 모식도이다.

도면에 있어서, (208)은 게이트배선(202)와 Cs배선(203)의 단락개소, (209)는 단락개소(208)의 양측에서 Cs배선(203)을 절단하는 절단개소, (210)은 Cs배선(203)의 신호의 흐름을 나타내고 있다. Sn은 개개의 소스배선, Gk는 개개의 게이트배선, Vcom은 대향기판의 공통전극의 전위로서 Cs배선의 전위도 이것과 동일하다.

다음에, 종래의 액정표시장치의 동작에 대해서 설명한다.

게이트배선(202)에 온신호가 들어가면 TFT가 온상태로 되고, Cs용량 및 액정의 용량(이하 C1c로 나타낸다)에 소스배선(201)에서 소정의 전하가 라이트된다. 다음에, 게이트배선(202)의 선택신호가 오프로 변화되면 TFT가 오프상태(고저항상태)로 되어 소스배선(201)에서 라이트된 전하가 유지되고, 이 전하에 의해 결정되는 전위와 대향기판의 공통전극의 전위와의 차에 의해 결정되는 실효전압이 액정에 인가되고 실효전압에 비례한 투과율이 얻어지는 것에 의해 원하는 표시를 얻는다.

여기서, 게이트배선(202)의 선택신호가 변화할 때, 게이트배선(202)와 드레인전극(206)의 커플링용량(Cgd로 나타낸다)에 의해 드레인전극(206)의 전위가 변화한다. 이 전위변동을  $\Delta V_{gd}$ 로 하면  $\Delta V_{gd}$ 는 다음식으로 나타내어진다.

$$\Delta V_{gd} = (C_{gd} \times \Delta V_g) / (C_{gd} + C_s + C_{1c})$$

여기서,  $\Delta V_g$ 는 게이트배선(202)의 신호가 온에서 오프로 변화할 때의 전위의 변화량이다. 이 드레인전극(206)의 전위의 변동  $\Delta V_{gd}$ 에 의해 대향기판의 공통전극의 전위 Vcom의 중심전위와 액정에 인가되는 전압의 중심전압이 어긋난다. 이 어긋남(편차)이 크면, 화면의 깜박거림(이하 플리커라 한다)이나 장시간 동일패턴을 계속해서 표시했을 때 표시를 전환해도 이전의 표시패턴이 남는 현상(이하 소결이라 한다)의 원인으로 되어 표시품질을 저하시키는 것은 잘 알려져 있다. 이것을 방지하기 위해서, 소정의 Cs용량을 액정용량과 병렬로 부가할 필요가 있다.

한편, 액정표시장치에서는 화소전극(205)이외의 부분을 투과하는 광은 콘트라스트비를 저하시키는 등의 표시품질 저하를 야기한다. 따라서, 화소전극(205) 이외의 부분을 투과하는 누설광을 차광할 필요가 있다. 종래의 액정표시장치는 Cs배선(203)을 화소전극 주변부에도 배치해서 차광막으로서도 기능하도록 하여 화소전극(205)과 소스배선(201)의 간극으로부터의 누설광의 차광을 실행하고 있다. 이 경우, Cs배선(203)은 소스배선(201)을 따라 화소전극 주변부에 존재하고 게이트배선(202)에 근접하는 부분까지 연장시킨다. 여기서, 어레이기판상에 차광막을 형성하는 경우에 비해 대향기판에 설치한 차광막에 의해 누설광을 차광하는 경우에는 대향기판과 어레이기판의 중합정밀도가 어레이기판의 패턴정밀도보다 낮기 때문에 차광영역이 크게 되어 버린다. 따라서, 게이트배선(202)과 차광막으로 되는 Cs배선(203)부분의 간격은 가능한한 근접시킨 쪽이 대향기판에 설치한 차광막에 의한 차광영역이 감소하여 개구율이 향상된다.

종래의 액정표시장치에서는 Cs배선(203)이 화소전극(205)과 소스배선(201)의 간극으로부터의 누설광을 차광하는 기능을 갖고 있고, Cs배선(203)이 게이트배선(202)과 근접하고 있었다. 게이트배선(202)과 Cs배선(203)은 동일공정에 의해 형성되기 때문에, 사진제판이나 에칭시의 이물 부착 등에 의한 패턴불량에 의해서 게이트배선(202)과 Cs배선(203)이 단락하는 결함이 발생한다. 이 단락결함이 발생하면, 주사신호가 정상으로 공급되지 않기 때문에 배선결함으로서 관찰된다. 이 단락결함은 어레이기판 제작공정완료 후의 검사에 의해 검출가능하고 레이저 등에 의한 절단이 가능하지만, 이 단락결함이 소스배선(201)의 하부에서 발생한 경우에는 단락부분을 절단하면 소스배선(201)도 절단되어 버려 소스배선결함으로서 관찰되기 때문에 수복이 불가능하다는 문제가 있었다.

또, 도 20에 도시한 바와 같이 Cs배선(203)을 단락개소(208)의 양측의 절단개소(209)에서 절단하는 것은 가능하지만, 그 경우에는 Cs배선(203)으로 공급되는 신호가 화면의 한쪽에서 공급되게 된다. 예를 들면, 화면의 우단(右端)부근에서 게이트배선(202)과 Cs배

선(203)이 단락하여 Cs배선(203)을 절단한 경우 Cs배선(203)으로 공급되는 신호는 화면의 좌단(左端)측에서 공급되기 때문에, Cs배선(203)의 부하가 정상적인 경우의 4배로 되어 신호지연이 발생한다. 이 신호지연에 의해 주변의 화소에 비해 휘도가 변화하기 때문에 배선결함으로서 관찰된다는 문제가 있었다.

본 발명의 목적은 화소전극을 Cs배선을 거쳐 소스배선상에 배치하는 것에 의해, 기생용량Cdp의 증가가 거의 없고 크로스토크가 작아 표시품질이 양호한 TFT-LCD(LCD는 액정표시장치의 약칭이다)를 실현하는 것이다.

본 발명의 목적은 또, 화소전극을 Cs배선을 거쳐서 소스배선상으로까지 형성 하는 것에 의해, 개구율이 높고 휘도가 높은 TFT-LCD를 실현하는 것이다.

본 발명의 목적은 또, 게이트배선과 Cs배선의 단락결함이 소스배선하부에서 발생해도 배선결함을 발생시키지 않고 수복가능한 구조로 하는 것에 의해, 양품률이 높은 액정표시장치를 제공하는 것이다.

본 발명의 목적은 또, 상술한 각 목적을 따르는 액정표시장치의 제조방법을 제공하는 것이다.

### **발명의 구성 및 작용**

본 발명에 관한 액정표시장치는 절연기판상에 일정간격을 두고 배치된 여러개의 게이트배선, 게이트배선과 교차하는 여러개의 소스배선 및 게이트배선과 소스배선의 교차부에 마련된 TFT를 포함하고, TFT를 구성하는 드레인전극에 접속된 화소전극 및 화소전극과의 사이에 절연막을 끼우는 것에 의해 Cs용량을 형성하는 Cs배선을 갖는 매트릭스형 표시장치용의 TFT어레이기판에 있어서, 상기 Cs배선은 소스배선의 상부에 중첩하도록 배치형성되는 것이다.

또, 본 발명에 관한 액정표시장치는 상기와 같은 구성에 부가해서 Cs배선은소스배선과 게이트배선의 배치방향의 배선성분을 갖는 메시(網)형상의 구조로 하는 것이다.

또, 본 발명에 관한 액정표시장치는 상기와 같은 구성에 부가해서 화소전극은 Cs배선의 상층에 중첩하도록 배치형성되는 것이다.

또, 본 발명에 관한 액정표시장치는 상기와 같은 구성에 부가해서 Cs배선중소스배선의 배치방향의 배선성분은 소스배선을 덮도록 소스배선보다 폭넓게 되도록 형성되는 것이다.

또, 본 발명에 관한 액정표시장치는 상기와 같은 구성에 부가해서 Cs배선은소스배선의 배치방향을 따라 1방향으로 연장하도록 배치되고, 소스전극을 덮도록 소스배선보다 폭넓게 형성되고, Cs배선의 상층에 중첩하도록 화소전극이 배치형성되는 것이다.

또, 본 발명에 관한 액정표시장치는 상기와 같은 구성에 부가해서 화소전극과 게이트배선이 부분적으로 중첩하는 것이다.

또, 본 발명에 관한 액정표시장치의 제조방법은 소스배선, Cs배선, 화소전극의 순으로 형성을 실행하고, 각각이 부분적으로 중첩하도록 배치하는 공정을 포함하는 것이다.

또, 본 발명에 관한 액정표시장치는 여러개의 게이트배선 및 이 게이트배선과 교차하도록 배치된 여러개의 소스배선에 의해 구획된 매트릭스형상의 여러개의 영역에 각각 형성된 화소전극 및 게이트배선을 따라 여러개의 영역내에 걸쳐서 연장하도록 배치된 Cs배선을 구비하고, Cs배선은 각 영역내에 2개의 Cs배선이 연장하도록 배치됨과 동시에, 2개의 Cs배선은 일부의 영역내에서 서로 접속되어 있는 것이다.

또, 본 발명에 관한 액정표시장치는 Cs배선이 화소전극과 소스배선 사이의 누설광을 차광하는 형상의 배선부를 갖는 것이다.

또, 본 발명에 관한 액정표시장치는 Cs배선이 서로 접속되는 영역에서는 Cs배선이 배선부를 거쳐서 접속되는 것이다.

또, 본 발명에 관한 액정표시장치는 2개의 Cs배선이 적어도 두개의 영역내에서 서로 접속되는 것이다.

또, 본 발명에 관한 액정표시장치는 2개의 Cs배선이 서로 접속되는 영역은 등간격으로 배치되어 있는 것이다.

또, 본 발명에 관한 액정표시장치는 게이트배선과 Cs배선은 동일층으로서 형성되어 있는 것이다.

또, 본 발명에 관한 액정표시장치의 제조방법은 각 영역내에 2개의 Cs배선이 연장하도록 게이트배선을 따라 Cs배선을 배치하고, 2개의 Cs배선이 일부 영역내에서 서로 접속되도록 게이트배선과 Cs배선을 형성하는 제1 공정 및 절연막을 거쳐서 게이트배선과 교차하도록 소스배선을 형성하는 제2 공정을 포함하는 것이다.

또, 본 발명에 관한 액정표시장치의 제조방법은 게이트배선과 Cs배선이 신호배선의 하부에서 단락한 경우에는 소스배선의 양측에서 Cs배선을 절단하는 것이다.

#### 발명의 실시예

##### <실시예 1>

이하, 본 발명의 실시예 1에 대해서 설명한다.

본 발명의 특징은 TFT어레이기판의 화소부에 있어서의 구조에 있고, 이하, 도면을 참조하여 종래 기술과 다른 점을 설명한다.

본 발명에 의한 액정표시장치에서는 Cs배선은 소스배선을 덮도록 그의 상층에 형성되고, 더욱 상층에 일부가 중첩하도록 화소전극이 배치형성되는 것을 특징으로 하고 있다.

또한, 기본적인 액정표시장치에 대한 구성은 종래와 마찬가지이다.

도 1은 본 발명의 실시예 1의 액정표시장치의 평면도를 도시한 것이고, 이 도면에 있어서 (2)는 게이트배선, (4)는 TFT를 구성하는 반도체박막, (7)은 소스배선, (8)은 소스전극, (9)는 드레인전극, (11)은 Cs배선, (14)는 화소전극, (13)은 화소전극(14)와 드레인전극(9)를 전기적으로 접속하기 위한 콘택(접속부)이다. 이 도 1에 있어서, 종방향으로 연장하는 상태로 형성된 소스배선(7)상에는 절연막을 거쳐서 Cs배선(11)이 배치되어 있고, 이 Cs배선(11)에 의해 소스배선(7)이 덮힌 상태로 되어 있다. 또, Cs배선(11)상에는 절연막을 거쳐서 화소전극(14)의 일부가 소스배선(7)과도 중첩하도록 배치되어 있다.

다음에, 도 2~도 7를 사용해서 도 1에 도시한 구조의 화소부의 제조방법을 설명한다.

우선, 도 2에 도시한 바와 같이 유리기판(도시하지 않음)상에 게이트배선(2)을 형성한다. 그 후, 이 게이트배선(2)상에 게이트절연막(도시하지 않음)을 형성한 후에 도 3에 도시한 바와 같이 TFT를 구성하는 반도체박막(4)을 패터닝에 의해 게이트배선(2)상의 게이트전극의 역할을 하는 영역상에 배치한다. 이 반도체박막(4)은 i층(부호(5)를 붙여서 도 8의 (b)에 도시한다)과 n층(부호(6)을 붙여 도 8의 (b)에 도시한다)이 순차 적층되어 이루어지는 다층막으로 한다.

그 후, 도 4에 도시한 바와 같이 소스배선(7), 소스전극(8), 드레인전극(9)을 형성한다. 소스배선(7)은 게이트배선(2)가 연장하는 방향과 직교하는 방향으로 연장하는 방향에 배치하고, 소스전극(8)은 이 소스배선(7)과 전기적으로 접속상태에 있고 게이트배선(2)상의 반도체박막(4)상에 배치된다. 또, 드레인전극(9)은 그의 일부가 반도체박막(4)의 채널로 되는 영역을 거쳐서 소스전극(8)과 대향하도록 배치된다. 이 에칭시에 반도체박막(4)을 구성하는 n층도 동시에 패터닝되고 i층은 에칭되지 않고 남은 상태로 된다.

다음에, 소스절연막을 성막한 후 도 5에 도시한 바와 같이 소스배선(7)의 배치방향의 배선성분과 게이트배선(2) 방향의 배선성분을 갖는 Cs배선(11)을 소스배선(7)을 덮도록 패터닝하여 형성한다.

그 후, Cs배선(11)상에 Cs절연막을 성막한 후 도 6에 도시한 바와 같이 드레인전극(9)상에 콘택(13)을 형성한다.

또, 도 7에 도시한 바와 같이 화소전극(14)를 Cs배선(11)과 적어도 소스배선(2)의 방향성분의 일부와 오버랩시켜 배치형성하고 Cs배선(11)과 화소전극(14) 사이에서 Cs용량을 갖는 구조로 한다.

여기서, Cs배선(11)은 소스배선(2)와 화소전극(14) 사이에 생기는 기생용량 Cdp를 작게 하도록 소스배선(7)보다 폭넓게 형성한다.

또, 도 8의 (a), (b)에 도 7에 있어서의 A-A영역, B-B영역의 단면구성도를 도시한다. 이 도면에 있어서, (3)은 게이트배선(2)상에 성막된 게이트절연막, (5), (6)은 각각 TFT의 반도체박막(4)을 구성하는 i층, n층, (10)은 소스배선(7)상에 성막된 소스절연막, (12)는 Cs배선(11)상에 성막된 Cs절연막을 각각 나타내는 것이고, 그밖에 이미 설명을 위해 사용한 부호와 동일부호는 동일 또는 상당부분을 나타내는 것이다.

이들 도면에서도 알 수 있는 바와 같이, 소스배선(7)상에는 이 소스배선(7)을 덮도록 더욱 폭이 넓은 Cs배선(11)이 배치형성되어 있고, 또 이 Cs배선(11)에 일부가 중첩하도록 화소전극(14)가 배치형성된 구조로 되어 있다.

이상 설명한 바와 같이, 본 발명의 실시예 1에 의한 TFT어레이기판에 있어서의 TFT에 의하면, 소스배선(2)상에 소스절연막(10)을 거쳐서 Cs배선(11)을 형성하고, 또 Cs배선(11)의 상부에 Cs절연막(12)를 거쳐서 화소전극(14)를 형성했기 때문에, 소스배선(7)과 화소전극(14) 사이의 거리를 작게 할 수 있어 개구율을 향상시킬 수 있으므로, LCD의 휘도를 향상시키는 것이 가능하게 된다.

종래의 액정표시장치의 화소부에 있어서의 Cs배선이 소스배선의 하부에 배치되어 소스배선과 화소전극과의 기생용량이 크고 크로스토크가 커진다는 문제가 있었지만, 소스배선(7)의 상부에 소스배선(7)을 덮도록 Cs배선(11)을 형성하고, 또 Cs배선(11)의 상부에 화소전극(14)를 형성하기 때문에, 소스배선(7)과 화소전극(14) 사이의 기생용량 Cdp를 저감할 수 있어 크로스토크를 개선하는 것이 가능하게 된다.

또, 종래의 Cs배선은 게이트배선과 평행하게 배치되고, 인접하는 Cs배선은 패널단부에 있어서 접속되는 상태였기 때문에, 전극의 폭을 작게 해서 개구율을 향상시키고자 하면 Cs배선의 배선저항이 증가하여 크로스토크증가의 원인으로 되고 있었다. 그러나, 이 실시예 1에 있어서 도시한 화소구조로 하는 것에 의해 즉 화소내의 Cs배선(11)을 링형상으로 하고(패널전체를 본 경우에는 Cs배선(11)은 메시형상으로 된다), 인접하는 화소상의 Cs배선과 접속되는 상태로 하는 것에 의해, Cs배선저항을 2자리수 이상 작게 하는 것이 가능하다. 따라서, 크로스토크에 강한 액정표시장치를 얻는 것이 가능하게 된다.

#### <실시예 2>

다음에, 본 발명의 실시예 2에 대해서 설명한다.

실시예 1에 있어서 설명한 화소부의 제조방법과 이 실시예 2의 제조방법은 Cs배선(11a)를 형성하기 전의 공정까지 동일한다.

도 9에 도시한 바와 같이, Cs배선(11a)는 화소내의 게이트배선(2)와 평행한 배선부분은 형성하지 않고 화소전극(14a)의 일부를 인접하는 게이트배선(2)상에 오버랩시켜서 소스배선(7) 및 인접하는 소스배선(7)의 상부에 소스절연막을 거쳐 배치형성한다. Cs배선(11a)는 실시예 1과는 달리 링형상으로는 형성하지 않지만, 액정패널에서 말하는 종방향(횡방향보다 짧은 방향)을 따라 배치하기 때문에 횡방향으로 배치하는 경우보다 배선저항을 작게 억제할 수 있다.

도 9에 도시한 바와 같은 화소전극(14a)를 형성하는 것에 의해, 소스배선(7)과 화소전극(14a) 사이의 거리를 작게 할 수 있어 개구율을 향상시킬 수 있기 때문에, LCD의 휘도를 향상시키는 것이 가능하다.

또, 실시예 1의 경우와 마찬가지로 소스배선(7)과 화소전극(14a) 사이에 Cs배선(11a)를 소스배선(7)을 덮도록 배치형성하고 있기 때문에, 기생용량Cdp를 저감할 수 있어 크로스토크를 개선하는 것이 가능한 것은 물론이다.

#### <실시예 3>

다음에, 본 발명의 실시예 3에 대해서 기술한다.

도 10은 본 발명의 실시예 3에 의한 액정표시장치의 화소를 도시한 평면도이다. 도 10에 도시한 화소가 매트릭스형상으로 배치되어 표시부를 구성하고 있다.

도면에 있어서, (201)은 소스배선, (202)는 소스배선(201)과 교차하도록 배치된 게이트배선, (203)은 Cs용량을 형성하는 Cs배선으로서 게이트배선(202)를 따라 배치되고 게이트배선(202)와 동일공정에 의해 형성되어 있다.

(204)는 TFT의 채널을 형성하는 반도체층, (205)는 소스배선(201)과 게이트배선(202)에 의해 구획되는 영역에 형성되고 표시부를 구성하는 화소전극, (206)은 TFT의 드레인전극으로서 화소전극(205)에 접속되어 있다.

반도체층(204), 소스배선(201), 게이트배선(202), 드레인전극(206)에 의해 TFT를 형성한다.

도 11은 본 발명의 실시예 3에 의한 액정표시장치의 화소의 Cs배선의 절단개소를 도시한 평면도이다.

도면에 있어서, (201)~(206)은 도 10에 있어서의 것과 동일한 것이다. (208)은 게이트배선(202)와 Cs배선(203)의 단락개소로서 소스배선(201)의 하부에서 발생하고 있다. (209)는 단락개소(208)의 양측에서 Cs배선(203)을 절단하는 절단개소이다.

도 12는 본 발명의 실시예 3에 의한 액정표시장치의 화소의 Cs배선을 절단했을 때의 신호의 흐름을 도시한 모식도이다.

도면에 있어서, (201)~(203), (208), (209)는 도 11에 있어서의 것과 동일한 것이다. (210)은 Cs배선(203)의 신호의 흐름을 나타내고 있다. Sn은 개개의 소스배선, Gk는 개개의 게이트배선, Vcom은 대향기판의 공통전극의 전위이고 Cs배선의 전위도 동일한다.

도 13은 본 발명의 실시예 3에 의한 어레이기판의 제조방법을 도시한 단면도이다.

도면에 있어서, (202)~(206)은 도 10에 있어서의 것과 동일한 것이다.

(212)는 투명기판, (213)은 게이트절연막, (214)는 소스배선(201) 또는 드레인전극(206)과 음접촉을 취하기 위해 형성되는 불순물을 도포한 반도체층, (214a), (214b)는 불필요한 반도체층(214)를 제거해서 형성되고 각각 소스배선(201) 또는 드레인전극(206)과 음접촉을 얻기 위한 소스영역, 드레인영역이다. (215)는 반도체층(204)를 보호하도록 형성된 보호막이다.

도 10에 도시한 바와 같이 본 발명에 있어서의 액정표시장치를 구성하는 어레이기판은 Cs배선(203)을 2개 구비하고, Cs배선(203)은 소스배선(201)과 화소전극(205)의 간격으로부터의 누설광을 차광하는 배선부를 갖는 구조임과 동시에, 일부의 화소에서는 2개의

Cs배선(203)이 분리되고, 일부의 화소에서는 2개의 Cs배선(203)이 소스배선(201)과 화소전극(205)의 간격으로부터의 누설광을 차광하기 위해 마련된 배선부의 어느 한쪽에 의해 접속되어 있다. 또, 게이트배선(202)를 따라 배치된 2개의 Cs배선(203)은 도 12에 도시한 바와 같이 표시부인 화면의 양측에 있어서 서로 접속된다.

이와 같이 구성된 액정표시장치에서는 도 11과 같이 게이트배선(202)과 Cs배선(203)이 소스배선(201)하부에서 단락한 경우, 예를 들면 YAG레이저에 의해 2개소의 절단개소(209)를 절단하는 것에 의해서 단락개소(208)를 전기적으로 절단해서 분리한다. 2개의 Cs배선(203)은 절단되는 것에 의해 분리되지만, 도 12중의 신호의 흐름(210)으로 나타내는 바와 같이 일부의 화소에 있어서 2개의 Cs배선(203)이 접속되어 있기 때문에, Cs배선(203)으로 공급되는 신호는 화면의 한측에서뿐만 아니라 양측에서 공급되게 되어 신호 지연은 발생하지 않는다.

또, Cs배선(203)을 절단해도 화소의 Cs용량값은 정상적인 화소와 동일하게 되므로, 드레인전극의 전위변동  $\Delta V_{gd}$ 에 의한 화소전위의 변동이나 전하의 유지는 정상적인 화소와 다르지 않고, 플리커나 소결은 전혀 관찰되지 않는다.

다음에, 도 13에 따라 본 발명의 액정표시장치의 어레이기판의 제조방법을 설명한다.

우선, 도 13의 (a)에 도시한 바와 같이, 투명기판(201)상에 게이트배선(202)과 Cs배선(203) 예를 들면 Cr(크롬)를 동일공정에 의해 형성한다. 다음에, 도 13의 (b)에 도시한 바와 같이 게이트절연막(213)으로서 예를 들면 SiN(질화실리콘), 채널로 되는 반도체층(204)로서 예를 들면 비정질 Si(실리콘)(이하 간단히 a-Si라 한다), 배선금속과 음접촉을 형성하기 위한 불순물이온을 도핑한 반도체층(214)로서 예를 들면 P(인)이온을 도핑한 n+a-Si를 연속적으로 성막하고 TFT로 되는 부분 이외의 n+a-Si 및 a-Si를 제거한다.

다음에, 도 13의 (c)에 도시한 바와 같이 화소전극(205)로서 예를 들면 ITO를 형성한 후, 도 13의 (d)에 도시한 바와 같이 소스배선(201)로서 예를 들면 Cr를 또 드레인전극(206)로서 예를 들면 Cr를 형성하고, 불필요한 n+a-Si를 제거하여 소스배선(201)과 음접촉을 얻기 위한 소스영역(214a) 및 드레인전극(206)과 음접촉을 얻기 위한 드레인영역(214b)를 형성한다. 다음에, 도 13의 (e)에 도시한 바와 같이 n+a-Si가 제거된 채널부분의 보호를 실행하기 위해 보호막(215)로서 예를 들면 SiN을 성막하고 단자부분의 보호막을 제거하는 것에 의해, 본 발명의 액정표시장치의 어레이기판이 얻어진다.

또한, 상술한 구조에서 2개의 Cs배선(203)의 접속은 임의의 화소에 의해 접속하지만, 접속개소는 2화소이상으로 마련하는 것이 바람직하다.

또, 2개의 Cs배선(203)을 접속하는 화소는 등간격으로 마련하는 것이 바람직하다.

또, 각 게이트배선(202)마다 2개의 Cs배선(203)이 접속되는 위치를 변경해도 또 동일한 위치로 해도 효과는 마찬가지이다.

이 실시예에서는 역 스테거(stagger)구조 채널에칭형 TFT에 대해서 설명했지만, 채널보호형 TFT, 정스테거구조 TFT, 동일평면구조 TFT라도 마찬가지 효과가 얻어진다.

또, 채널로 되는 반도체층(204)로서 a-Si를 사용했지만, 다결정Si를 사용해도 좋다.

또, 게이트배선(202) 및 소스배선(201)로서 Cr를 사용했지만, Al, Cu, Ti, Ta, Mo, Al-Si, Al-Si-Cu, Al-Nd, Al-N 등의 금속 또는 이들의 적층구조를 사용해도 좋다.

## 발명의 효과

상기한 바와 같이 본 발명에 의하면, 소스배선상에 이 소스배선을 덮도록 Cs배선을 배치하고 이 Cs배선상에 일부가 중첩하도록 화소전극을 배치형성하여 소스배선, Cs배선, 화소전극이 순차 적층된 구조로 하고 있으므로, 소스배선과 화소전극 사이에 발생하는 기생용량을 작게 저감할 수 있어 크로스토크를 개선할 수 있음과 동시에, 또 평면구조를 본 경우에 소스배선과 화소전극의 거리를 작게 할 수 있기 때문에 개구율을 향상시키는 것이 가능하다는 효과가 얻어진다.

## (57)청구의 범위

### 청구항1

절연기판상에 일정 간격을 두고 배치된 여러개의 게이트배선, 상기 게이트배선과 교차하는 여러개의 소스배선 및 상기 게이트배선과 상기 소스배선의 교차부에 마련된 박막트랜지스터를 포함하고, 상기 박막트랜지스터를 구성하는 드레인전극에 접속된 화소전극 및; 상기 화소전극과의 사이에 절연막을 끼우는 것에 의해 유지용량을 형성하는 유지용량 전극선을 갖는 매트릭스형 표시장치용의 박막트랜지스터 어레이기판에 있어서,

상기 유지용량 전극선은 상기 소스배선의 상부에 중첩하도록 배치형성되는 것을 특징으로 하는 액정표시장치.



## 청구항2

제1항에 있어서,

상기 유지용량 전극선은 소스배선과 게이트배선의 배치방향의 배선성분을 갖는 메시형상의 구조인 것을 특징으로 하는 액정표시장치.

## 청구항3

제1항에 있어서,

상기 화소전극은 유지용량 전극선의 상층에 중첩하도록 배치형성되는 것을 특징으로 하는 액정표시장치.

## 청구항4

제1항에 있어서,

상기 유지용량 전극선중 소스배선의 배치방향의 배선성분은 상기 소스배선을 덮도록 상기 소스배선보다 폭넓게 되도록 형성되는 것을 특징으로 하는 액정표시장치.

## 청구항5

제1항에 있어서,

상기 유지용량 전극선은 소스배선의 배치방향을 따라서 1방향으로 연장하도록 배치되고, 상기 소스전극을 덮도록 상기 소스배선보다 폭넓게 형성되고, 상기 유지용량 전극선의 상층에 중첩하도록 화소전극이 배치형성되는 것을 특징으로 하는 액정표시장치.

## 청구항6

제1항에 있어서,

상기 화소전극과 상기 게이트배선이 부분적으로 중첩하는 것을 특징으로 하는 액정표시장치.

## 청구항7

특허청구범위 제1항에 상당하는 액정표시장치를 얻는 경우에 소스배선, 유지용량 전극선, 화소전극의 순으로 형성을 실행하고, 각기 이 부분적으로 중첩하도록 배치하는 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

## 청구항8

여러개의 주사배선 및 이 주사배선과 교차하도록 배치된 여러개의 신호배선에 의해 구획된 매트릭스형상의 여러개의 영역에 각각 형성된 화소전극 및;

상기 주사배선을 따라 여러개의 상기 영역내에 걸쳐서 연장하도록 배치된 유지용량배선을 구비하고,

상기 유지용량배선은 상기 각 영역내에 2개의 유지용량배선이 연장하도록 배치됨과 동시에, 상기 2개의 유지용량배선은 일부의 영역내에서 서로 접속되어 있는 것을 특징으로 하는 액정표시장치.

## 청구항9

제8항에 있어서,

상기 유지용량배선은 화소전극과 신호배선 사이의 누설광을 차광하는 형상의 배선부를 갖는 것을 특징으로 하는 액정표시장치.

## 청구항10

제9항에 있어서,

상기 유지용량배선이 서로 접속되는 영역에서는 유지용량배선이 배선부를 거쳐서 접속되는 것을 특징으로 하는 액정표시장치.

## 청구항11

제8항에 있어서,

상기 2개의 유지용량배선은 적어도 2개의 영역내에서 서로 접속되는 것을 특징으로 하는 액정표시장치.

## 청구항12

제8항에 있어서,

상기 2개의 유지용량배선이 서로 접속되는 영역은 등간격으로 배치되어 있는 것을 특징으로 하는 액정표시장치.

## 청구항13

제8항에 있어서,

상기 주사배선과 상기 유지용량배선은 동일공정에 의해 형성되어 있는 것을 특징으로 하는 액정표시장치.

#### **청구항14**

여러개의 주사배선 및 이 주사배선과 교차하도록 배치된 여러개의 신호배선에 의해 구획된 여러개의 영역에 각각 형성되는 화소를 갖는 액정표시장치의 제조방법에 있어서,

상기 각 영역내에 2개의 유지용량배선이 연장하도록 주사배선을 따라 유지용량배선을 배치하고, 상기 2개의 유지용량배선이 일부의 영역내에서 서로 접속되도록 주사배선과 유지용량배선을 형성하는 제1 공정 및;

절연막을 거쳐서 상기 주사배선과 교차하도록 신호배선을 형성하는 제2 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

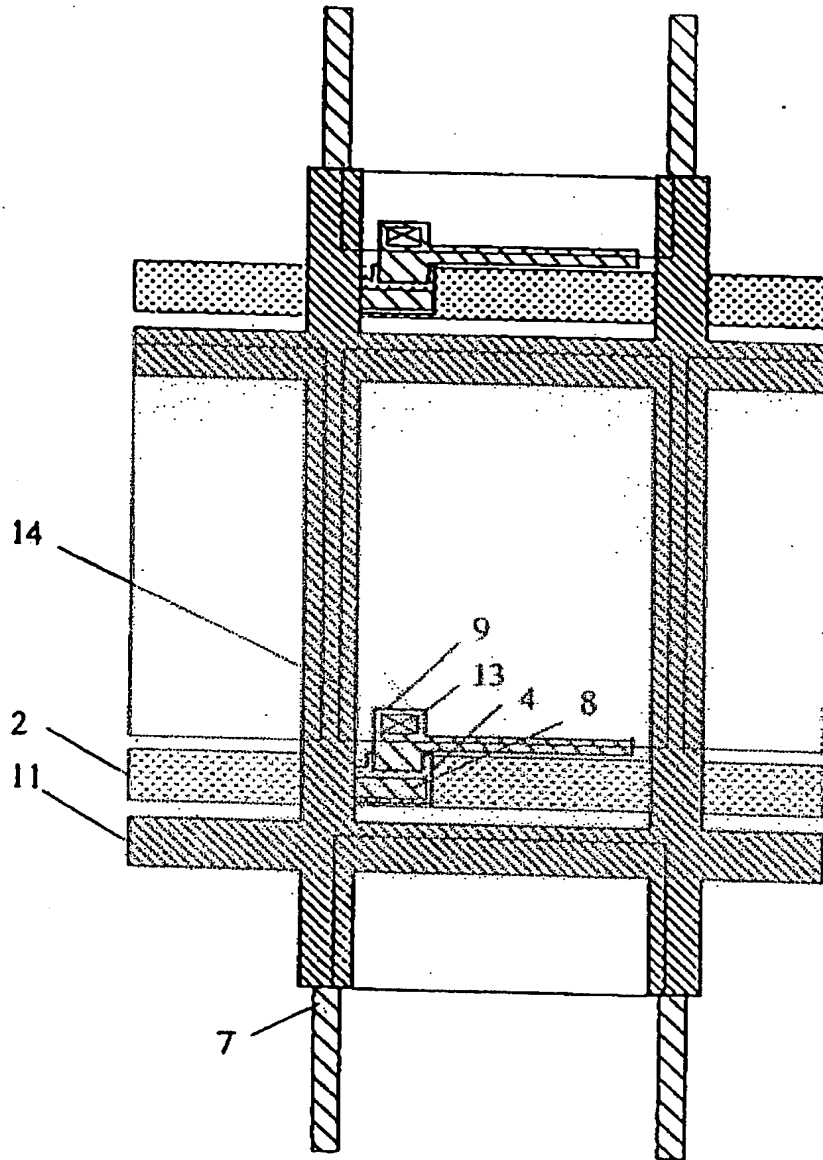
#### **청구항15**

제14항에 있어서,

상기 주사배선과 상기 유지용량배선이 신호배선의 하부에서 단락한 경우에는 상기 신호배선의 양측에서 상기 유지용량배선을 절단 하는 것을 특징으로 하는 액정표시장치의 제조방법.

**도면**

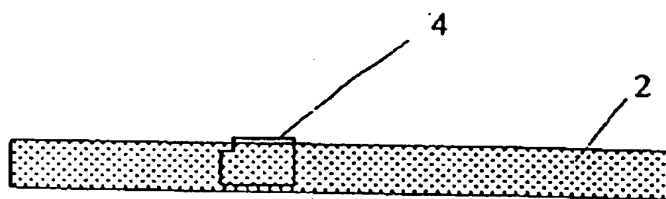
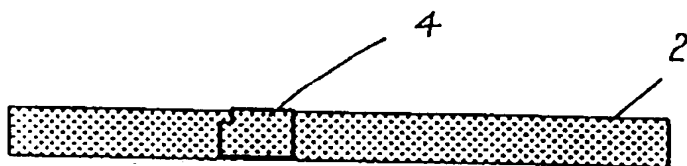
**도면1**



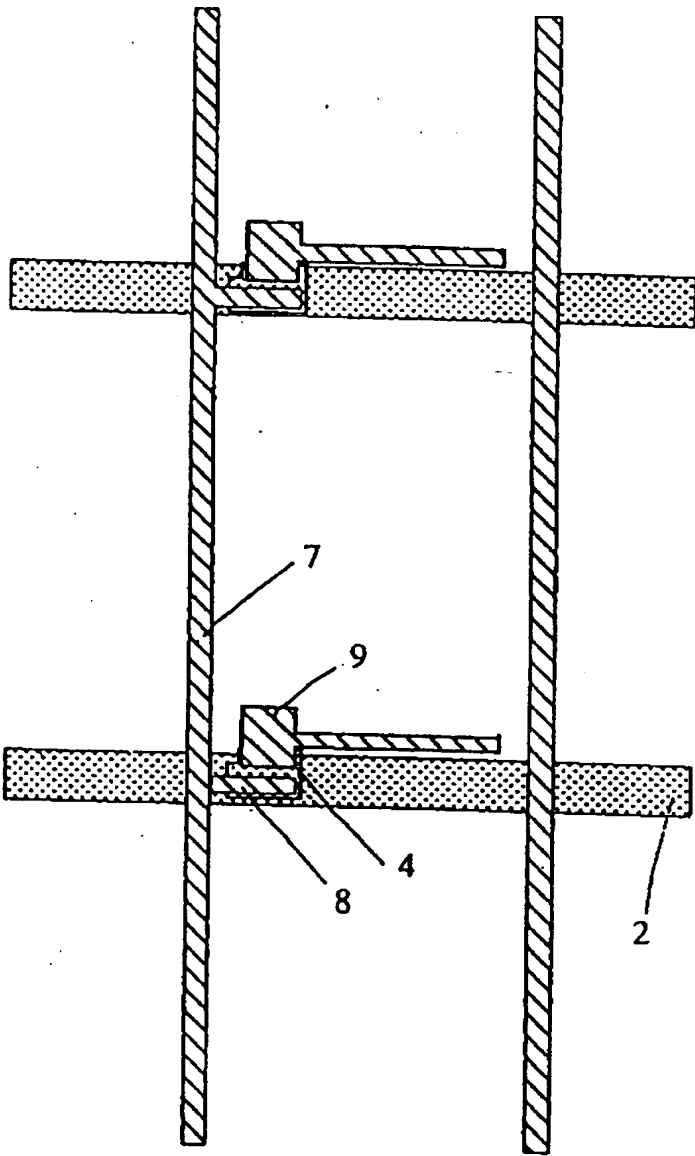
도면2



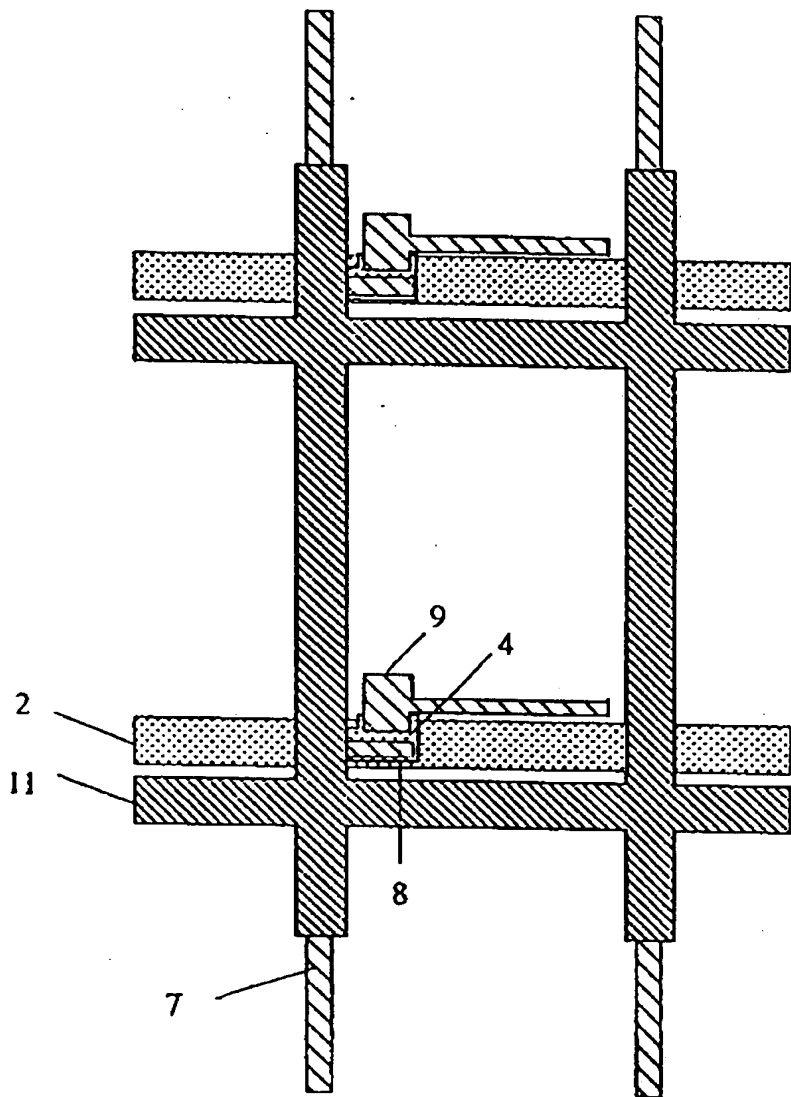
도면3



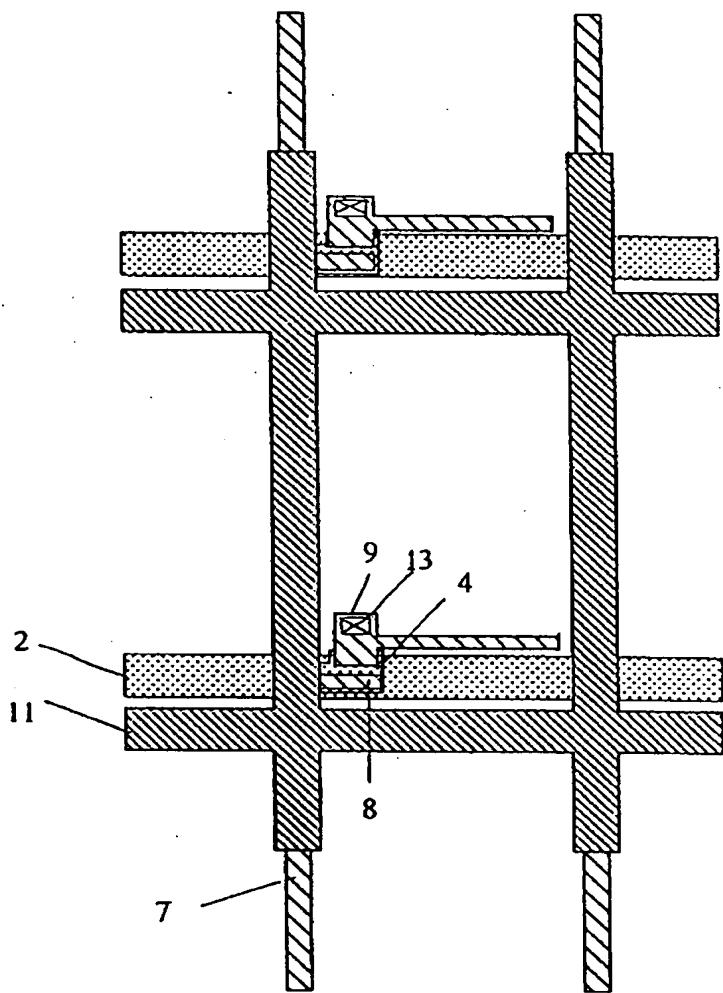
도면4



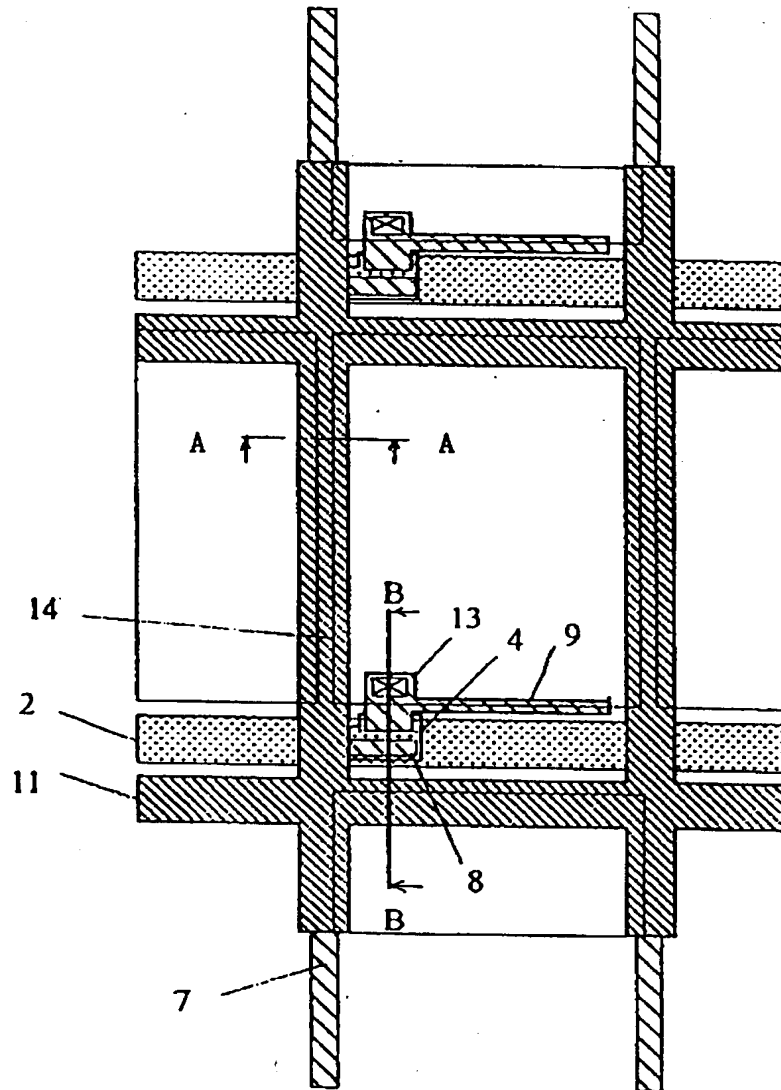
도면5



도면6



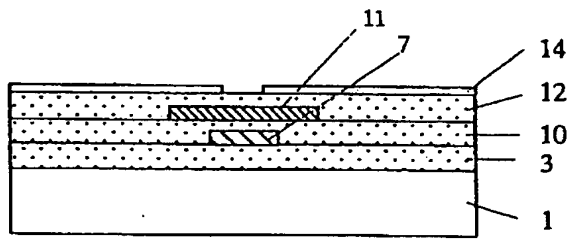
도면7



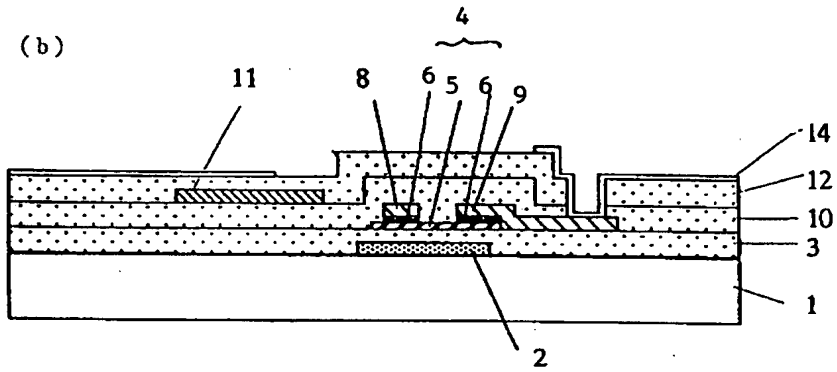
도면8

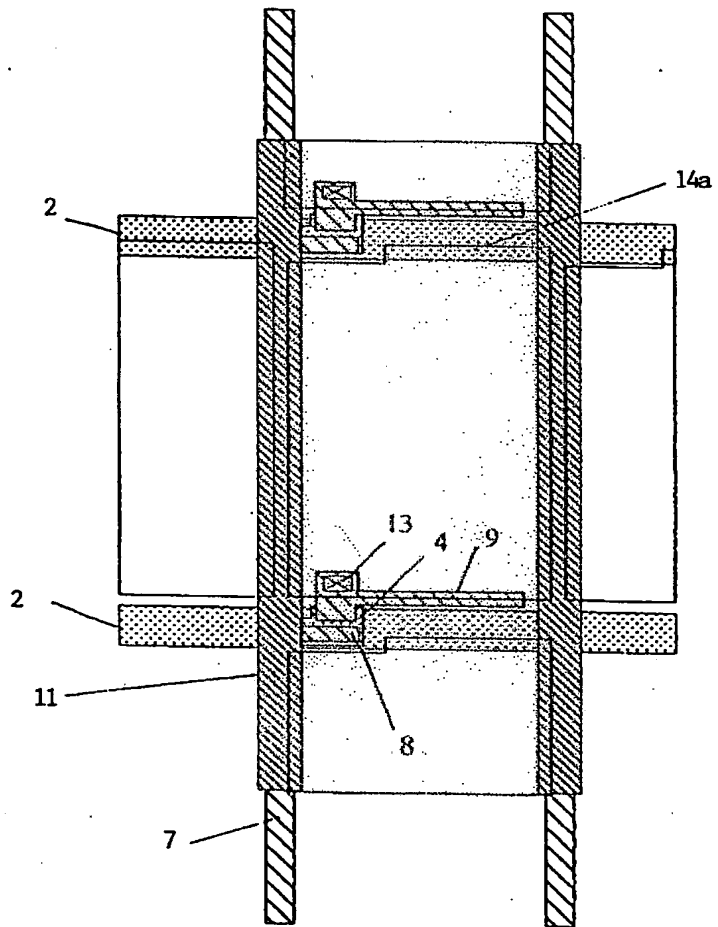


(a)

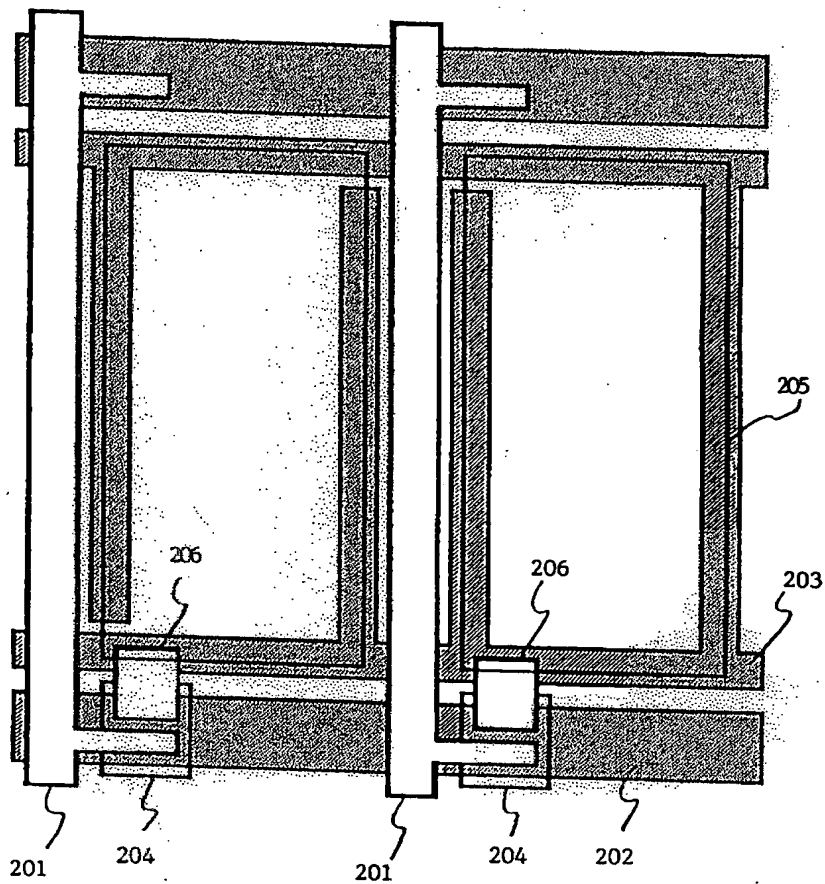


(b)

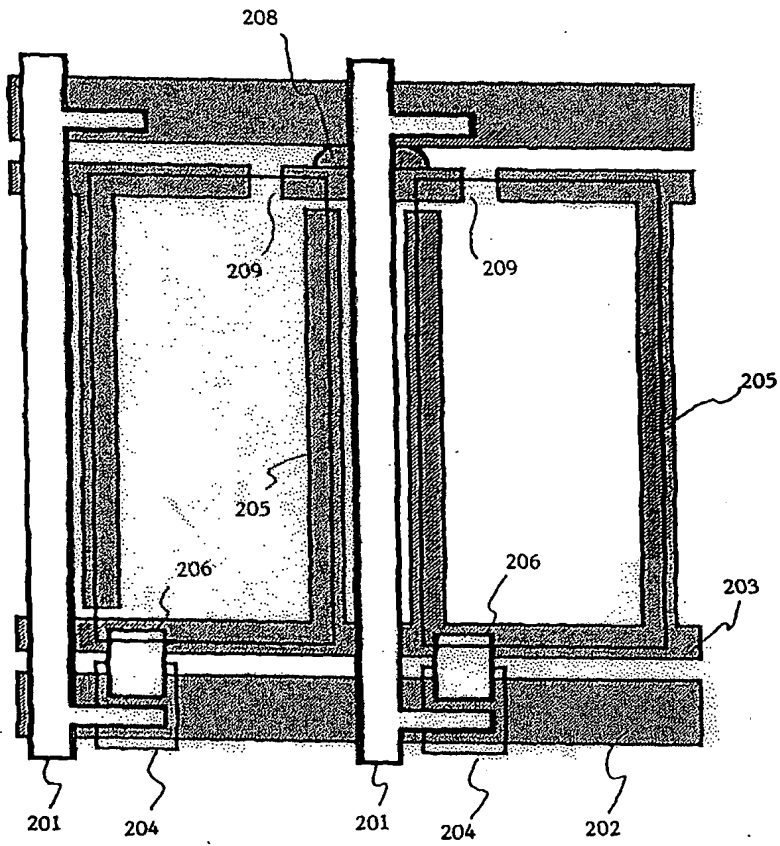




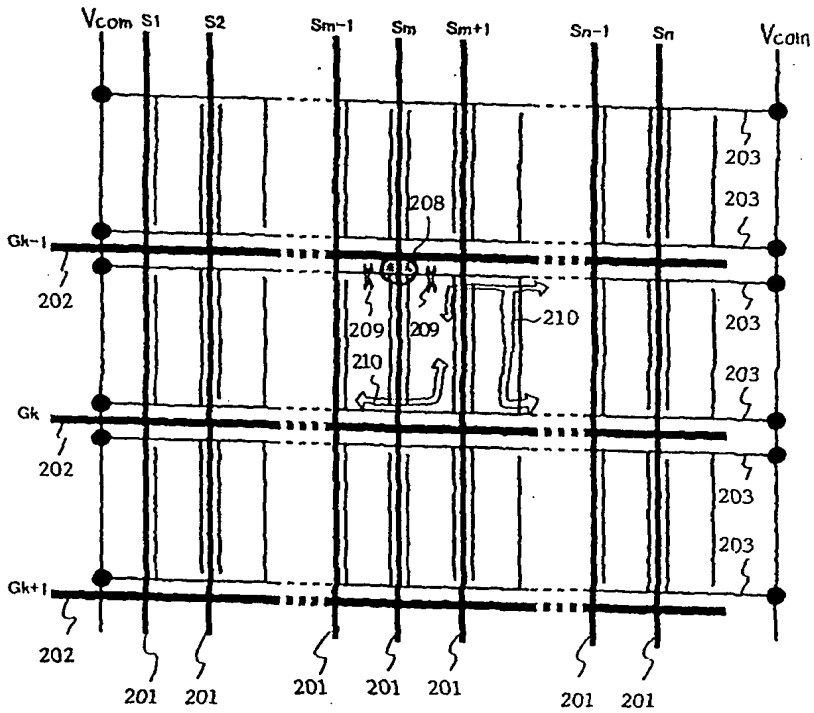
도면10



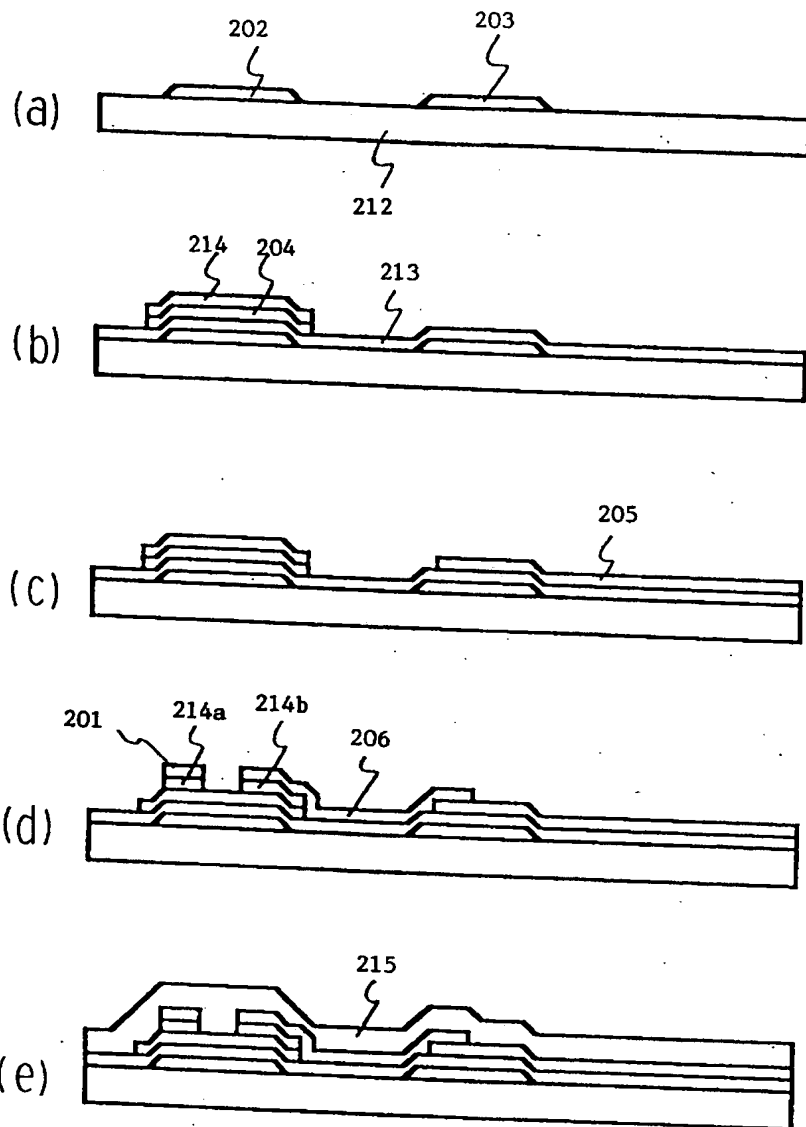
도면11



도면12

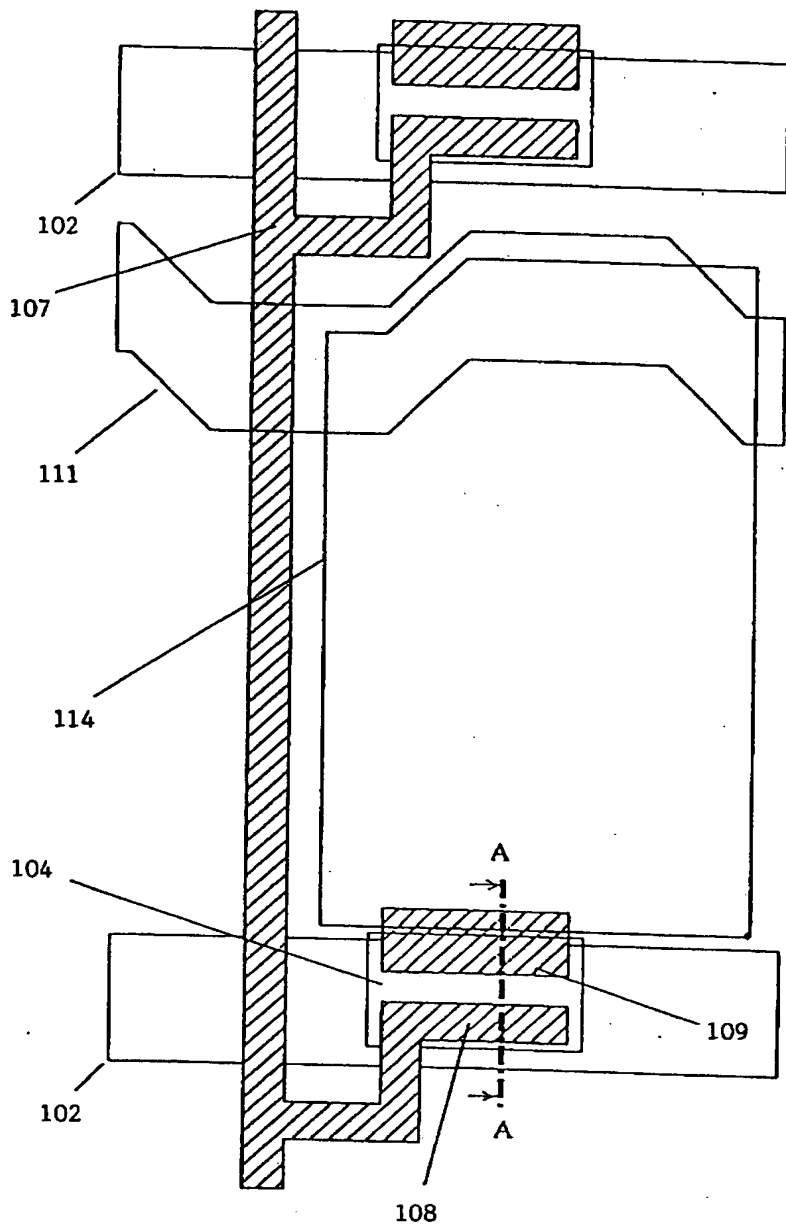


도면13

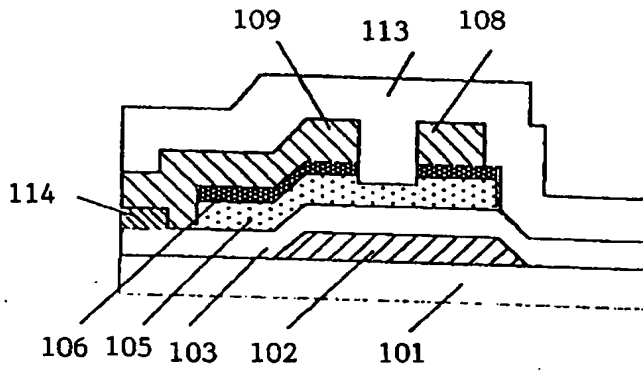


도면14

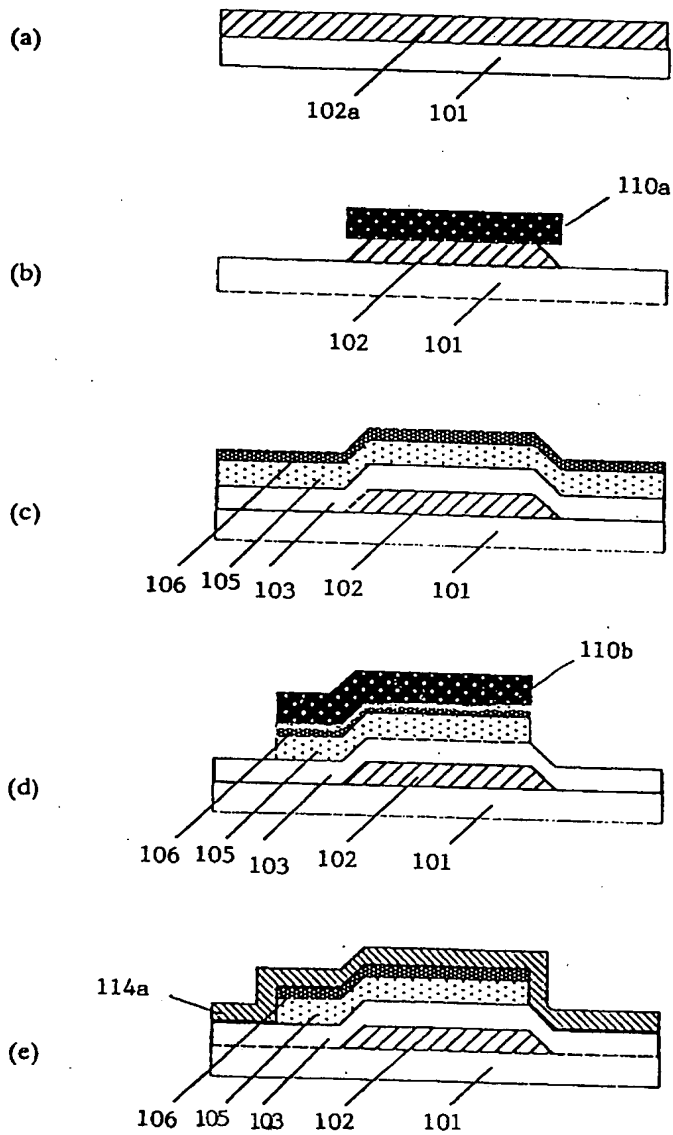




도면16

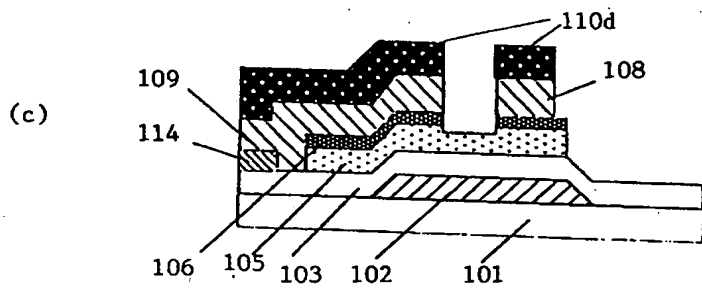
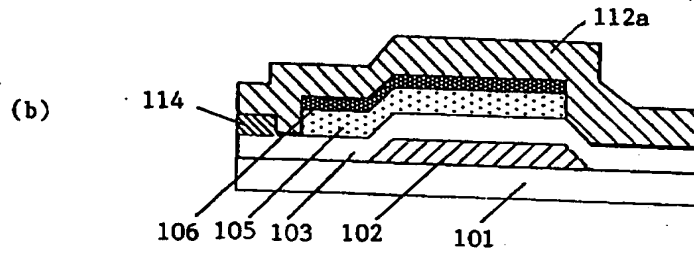
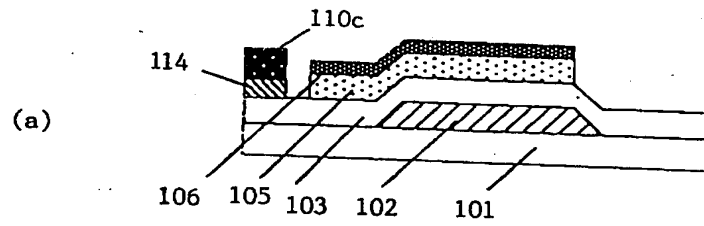


도면17

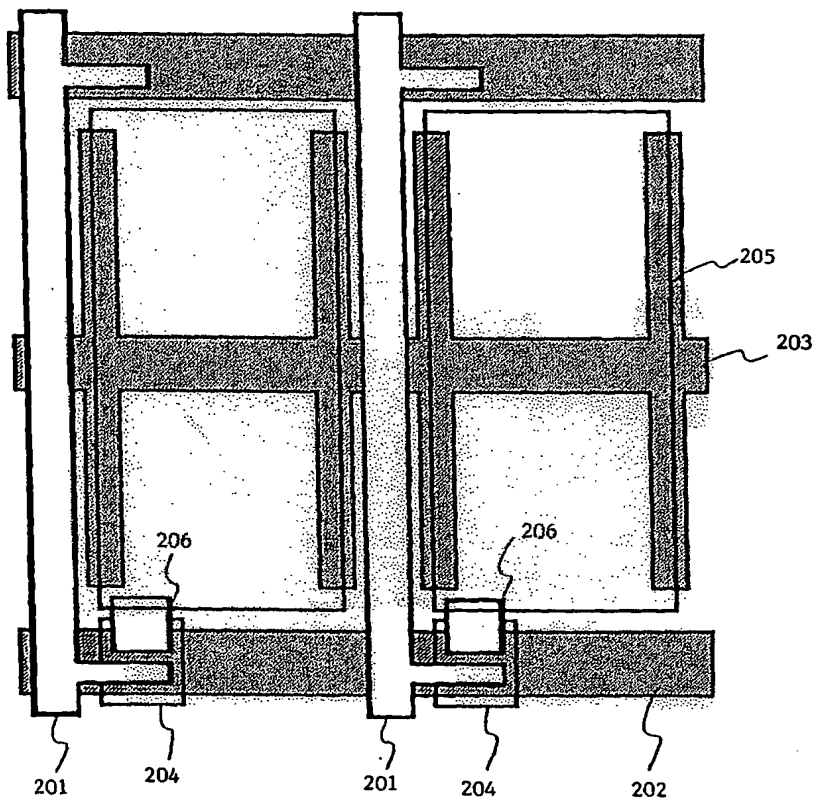




도면18



도면19



도면20

